

IN THE U.S. PATENT AND TRADEMARK OFFICE

I N F O R M A T I O N S H E E T

Applicant: Seung-Kyu CHOI, Young-Hun HA, Jong-Woo KIM

Appl. No.: **NEW**

Filed: December 28, 2001

For: ARRAY SUBSTRATE FOR LIQUID CRYSTAL
DISPLAY DEVICE AND MANUFACTURING METHOD
THEREOF

Priority Claimed Under 35 U.S.C. § 119 and/or § 120:

Korea 2000-0086332 December 29, 2000

Send Correspondence to:

BIRCH, STEWART, KOLASCH & BIRCH, LLP or **CUSTOMER NO. 2292**
P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

The above information is submitted to advise the U.S.P.T.O.
of all relevant facts in connection with the present application.

A timely executed Declaration in accordance with 37 C.F.R.
§ 1.64 will follow.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By 

Joseph A. Kolasch, #22,463

JAK/EHC/jeb
3430-0172P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

PATENT
3430-0172P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Seung-Kyu CHOI, et al. Conf.: Unknown
Appl. No.: NEW Group: Unknown
Filed: December 28, 2001 Examiner: Unknown
For: ARRAY SUBSTRATE FOR LIQUID CRYSTAL
DISPLAY DEVICE AND MANUFACTURING METHOD
THEREOF



#4
D. Scott
6-30-02

L E T T E R

Assistant Commissioner for Patents
Washington, DC 20231

December 28, 2001

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
Korea	2000-0086332	December 29, 2000

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By Esther Choy #40,953
Joseph A. Kolasch, #22,463

JAK/EHC/jeb
3430-0172P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

Attachment

Seung-Kyu CHOI et al.
Atty Docket No.: 3430-0172P
Filed: December 28, 2001
Birch, Stewart Kulasch
& Birch 703-205-8000



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

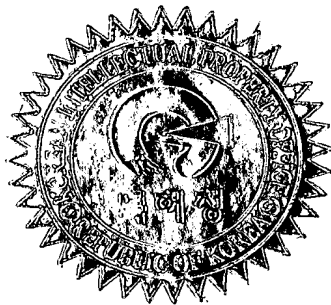
This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

JCS26 U.S. PTO
10/028667
12/28/01

출원번호 : 특허출원 2000년 제 86332 호
Application Number PATENT-2000-0086332

출원년월일 : 2000년 12월 29일
Date of Application DEC 29, 2000

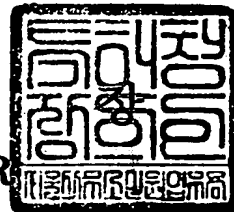
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2001 년 10 월 29 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0013
【제출일자】 2000.12.29
【발명의 명칭】 액정 표시 장치용 어레이 기판 및 그의 제조 방법
【발명의 영문명칭】 array panel of liquid crystal display and manufacturing method thereof

【출원인】

【명칭】 엘지 .필립스 엘시디 주식회사

【출원인코드】 1-1998-101865-5

【대리인】

【성명】 정원기

【대리인코드】 9-1998-000534-2

【포괄위임등록번호】 1999-001832-7

【발명자】

【성명의 국문표기】 최승규

【성명의 영문표기】 CHOI, SEUNG-KYU

【주민등록번호】 720106-1388210

【우편번호】 702-270

【주소】 대구광역시 북구 매천동 삼우2차아파트 515호

【국적】 KR

【발명자】

【성명의 국문표기】 하영훈

【성명의 영문표기】 HA, YOUNG-HUN

【주민등록번호】 691025-1802453

【우편번호】 730-380

【주소】 경상북도 구미시 옥계동 대동 한마음 타운 104동 701호

【국적】 KR

【발명자】

【성명의 국문표기】 김종우

【성명의 영문표기】 KIM, JONG-WOO

【주민등록번호】 650702-1460411
【우편번호】 730-011
【주소】 경상북도 구미시 원평1동 삼우 궁전아파트 1404호
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인
정원기 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 8 면 8,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 37,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 액정 표시 장치용 어레이 기판 및 그의 제조 방법에 관한 것이다.

어레이 기판을 제조하는 과정에서 드레인 전극 상부에 보호층을 증착하고 콘택홀을 형성할 때 보호층의 표면이 오염될 수 있는데, 이러한 오염은 화소 전극 물질과 보호층의 접착력을 약화시켜 화소 전극 식각액의 침투를 유발한다. 이에 따라 콘택홀 부분의 드레인 전극이 부식되어 화소 전극과 드레인 전극 간의 단선이 발생한다.

본 발명에서는 드레인 전극 상부에 보호층을 증착하고 패터닝하여, 드레인 전극의 우단부 상면 및 측면을 드러내는 콘택홀을 형성함으로써, 화소 전극이 드레인 전극과 평면 및 측면 접촉하도록 한다. 따라서, 화소 전극과 드레인 전극 간의 단선을 방지할 수 있다.

【대표도】

도 6

【색인어】

보호층 오염, 부식, 단선, 마스크

【명세서】**【발명의 명칭】**

액정 표시 장치용 어레이 기판 및 그의 제조 방법{array panel of liquid crystal display and manufacturing method thereof}

【도면의 간단한 설명】

도 1은 종래의 액정 표시 장치용 어레이 기판의 평면도.

도 2는 도 1에서 II-II선을 따라 자른 단면도.

도 3은 본 발명의 제 1 실시예에 따른 액정 표시 장치용 어레이 기판의 평면도.

도 4는 도 3에서 IV-IV선을 따라 자른 단면도.

도 5a 내지 도 5e는 본 발명의 제 1 실시예에 따라 어레이 기판을 제조하는 과정을 도시한 단면도.

도 6은 본 발명의 제 2 실시예에 따른 액정 표시 장치용 어레이 기판의 평면도.

도 7은 도 6에서 VII-VII선을 따라 자른 단면도.

도 8a 내지 도 8d는 본 발명의 제 2 실시예에 따라 어레이 기판을 제조하는 과정을 도시한 단면도.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <9> 본 발명은 액정 표시 장치용 어레이 기판 및 그 제조 방법에 관한 것이다.
- <10> 일반적으로 액정 표시 장치는 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- <11> 액정 표시 장치는 다양한 형태로 이루어질 수 있는데, 현재 박막 트랜지스터와 박막 트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동 행렬 액정 표시 장치(Active Matrix LCD : AM-LCD)가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.
- <12> 이러한 액정 표시 장치는 하부의 어레이 기판에 화소 전극이 형성되어 있고 상부 기판인 컬러 필터 기판에 공통 전극이 형성되어 있는 구조로, 상하로 걸리는 기판에 수직한 방향의 전기장에 의해 액정 분자를 구동하는 방식이다. 이는, 투과율과 개구율 등의 특성이 우수하며, 상판의 공통 전극이 접지 역할을 하게 되어 정전기로 인한 액정셀의 파괴를 방지할 수 있다.
- <13> 액정 표시 장치의 상부 기판은 화소 전극 이외의 부분에서 발생하는 빛샘 현상을 막기 위해 블랙 매트릭스(black matrix)를 더 포함한다.

- <14> 한편, 액정 표시 장치의 하부 기판인 어레이 기판은 박막을 증착하고 마스크를 이용하여 사진 식각하는 공정을 여러 번 반복함으로써 형성되는데, 통상적으로 마스크 수는 5장 내지 6장이 사용되고 있으며, 마스크의 수가 어레이 기판을 제조하는 공정수를 나타낸다.
- <15> 이하, 첨부한 도면을 참조하여 종래의 액정 표시 장치용 어레이 기판에 대하여 설명한다.
- <16> 도 1은 종래의 액정 표시 장치용 어레이 기판에 대한 평면도이고, 도 2는 도 1에서 II-II선을 따라 자른 단면도이다.
- <17> 도 1 및 도 2에 도시한 바와 같이, 액정 표시 장치용 어레이 기판에서는 투명한 절연 기판(10) 위에 가로 방향을 가지는 게이트 배선(21)과, 게이트 배선(21)에서 연장된 게이트 전극(22)이 형성되어 있다.
- <18> 게이트 배선(21)과 게이트 전극(22) 상부에는 게이트 절연막(30)이 형성되어 있으며, 그 위에 액티브층(41)과 오믹 콘택층(51, 52)이 순차적으로 형성되어 있다.
- <19> 오믹 콘택층(51, 52) 위에는 게이트 배선(21)과 직교하는 데이터 배선(61), 데이터 배선(61)에서 연장된 소스 전극(62), 게이트 전극(22)을 중심으로 소스 전극(62)과 마주 대하고 있는 드레인 전극(63) 및 게이트 배선(21)과 중첩하는 캐패시터 전극(65)이 형성되어 있다.

- <20> 데이터 배선(61)과 소스 및 드레인 전극(62, 63), 그리고 캐패시터 전극(65)은 보호층(70)으로 덮여 있으며, 보호층(70)은 드레인 전극(63)과 캐패시터 전극(65)을 각각 드러내는 제 1 및 제 2 콘택홀(71, 72)을 가진다.
- <21> 게이트 배선(21)과 데이터 배선(61)이 교차하여 정의되는 화소 영역의 보호층(70) 상부에는 인듐-틴-옥사이드(indium-tin-oxide ; 이하 ITO라고 함)로 이루어진 화소 전극(81)이 형성되어 있는데, 화소 전극(81)은 제 1 및 제 2 콘택홀(71, 72)을 통해 각각 드레인 전극(62) 및 캐패시터 전극(65)과 연결되어 있다.
- <22> 이러한 어레이 기판에서 콘택홀(71, 72)은 보호층(70)을 증착하고 사진 식각함으로써 형성되는데, 사진 식각 공정에서 식각 및 세정 후 건조할 때 건조가 제대로 이루어지지 않아 유기막 오염이 발생하거나 공정 장비 내의 불순물 등에 의해 보호층(70)의 표면이 오염된다. 이러한 오염은 화소 전극(81)을 형성하기 위해 ITO층을 증착하였을 때, ITO층과 보호층(70) 사이의 접착력을 약화시켜 ITO 식각액이 ITO층과 보호층(70)의 계면으로 침투하게 되고, 침투된 식각액에 의해 콘택홀(71) 부분의 드레인 전극(63)이 부식되어 드레인 전극(63)과 화소 전극(81) 사이에 단선이 발생된다.
- <23> 또한, 여기서 드레인 전극(63)과 화소 전극(81)은 콘택홀(71)을 통해 접촉이 이루어지므로, 화소 전극(81)과 중첩되는 드레인 전극(63) 부분은 콘택홀(71)이 형성되기 위해 일정 값 이상의 크기를 가져야 한다. 그런데, 드레인 전극(63)은 불투명한 물질로 이루어지므로 화소 전극(81)과 중첩되는 부분이 클수록 개구율이 감소되는 문제가 있다.

【발명이 이루고자 하는 기술적 과제】

<24> 본 발명은 상기한 종래의 문제점을 해결하기 위하여 안출된 것으로, 본 발명의 목적은 드레인 전극과 화소 전극 사이의 불량을 방지할 수 있는 액정 표시 장치용 어레이 기판 및 그 제조 방법을 제공하는 것이다.

<25> 본 발명의 다른 목적은 액정 표시 장치의 개구율을 향상시킬 수 있는 어레이 기판 및 그 제조 방법을 제공하는 것이다.

【발명의 구성 및 작용】

<26> 상기한 목적을 달성하기 위해 본 발명에 따른 액정 표시 장치용 어레이 기판에서는 절연 기판 상에 서로 교차하여 화소 영역을 정의하는 다수의 게이트 배선과 데이터 배선이 형성되어 있고, 게이트 배선 및 데이터 배선과 전기적으로 연결되어 있으며, 게이트 전극과 소스 전극 및 드레인 전극으로 이루어진 다수의 박막 트랜지스터가 형성되어 있다. 이어, 게이트 배선과 데이터 배선 및 박막 트랜지스터 상부에는 이들을 덮고 있으며, 드레인 전극의 우단부 상면 및 측면을 드러내는 콘택홀을 가지는 보호층이 형성되어 있다. 다음, 화소 영역에는 콘택홀을 통해 드레인 전극과 평면 및 측면 접촉하는 화소 전극이 형성되어 있다.

<27> 여기서, 박막 트랜지스터는 반도체층을 더 포함하며, 반도체층은 소스 및 드레인 전극 사이를 제외하고 데이터 배선, 그리고 소스 및 드레인 전극과 같은 모양으로 이루어질 수 있다.

<28> 본 발명의 다른 실시예에 의한 액정 표시 장치용 어레이 기판에서는 기판 위에 일 방향을 가지는 다수의 게이트 배선과 게이트 배선에 연결되어 있는 게이트 전극이 형성되어 있다. 게이트 배선과 게이트 전극 상부에는 게이트 절연막이 형성되어 있고, 그 위에 반도체층과 오믹 콘택층이 순차적으로 형성되어 있다. 다음, 오믹 콘택층 상부에는 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선, 데이터 배선에서 연장된 소스 전극 및 소스 전극 맞은편에 위치하는 드레인 전극이 형성되어 있다. 이어, 데이터 배선과 및 상기 게이트 배선의 교차 부분과 소스 및 드레인 전극 상부에는 이들을 덮고 있으며, 드레인 전극의 우단부에서는 'ㄷ'자 모양으로 이루어져 드레인 전극의 상면 및 측면을 동시에 노출하는 보호층이 형성되어 있다. 다음, 화소 영역에는 드레인 전극과 연결되어 있는 화소 전극이 형성되어 있다. 여기서, 오믹 콘택층은 데이터 배선, 소스 및 드레인 전극과 같은 모양을 가지며, 반도체층은 소스 및 드레인 전극 사이를 제외하고 데이터 배선, 그리고 소스 및 드레인 전극과 동일한 모양으로 이루어진다.

<29> 한편, 본 발명에 따른 액정 표시 장치용 어레이 기판에서는 기판을 구비하고, 기판 위에 게이트 배선과 게이트 전극을 형성한다. 이어, 게이트 배선 및 게이트 전극 상부에 게이트 절연막을 형성하고, 게이트 전극 상부의 게이트 절연막 위에 반도체층 및 오믹 콘택층을 순차적으로 형성한다. 다음, 오믹 콘택층 위에 데이터 배선과 소스 전극 및 드레인 전극을 형성한 후, 데이터 배선 상부에 절연막을 형성하고 패터닝하여, 드레인 전극의 우단부 상면 및 측면을 드러내는 콘택홀을 가지는 보호층을 형성한다. 다음, 보호층 상부에 투명 도전 물질을 증착하고 패터닝하여, 콘택홀을 통해 드레인 전극과 접촉하는 화소 전극을 형성한다.

- <30> 여기서, 반도체층과 오믹 콘택층, 데이터 배선, 그리고 소스 및 드레인 전극은 동일한 공정에서 형성될 수 있다.
- <31> 본 발명에 다른 실시예에 따른 액정 표시 장치용 어레이 기판의 제조 방법에서는 기판을 구비한 후, 기판 위에 금속 물질을 증착하고 제 1 마스크로 패터닝하여 게이트 배선과 게이트 전극을 형성한다. 이어, 게이트 절연막, 비정질 실리콘층, 불순물 비정질 실리콘층 및 금속층을 순차적으로 증착하고, 제 2 마스크로 금속층과 불순물 비정질 실리콘층 및 비정질 실리콘층을 차례로 패터닝하여 반도체층과 오믹 콘택층, 데이터 배선, 그리고 소스 전극 및 드레인 전극을 형성한다. 다음, 데이터 배선 상부에 절연 물질을 증착하고, 제 3 마스크를 이용한 패터닝 공정으로 데이터 배선 및 게이트 배선의 교차 부분과 소스 및 드레인 전극을 덮으며, 드레인 전극 우단부의 상면 및 측면을 드러내는 보호층을 형성한다. 이어, 보호층 상부에 투명 도전 물질을 증착하고 제 4 마스크로 패터닝하여, 드레인 전극과 접촉하는 화소 전극을 형성한다.
- <32> 여기서, 보호층은 드레인 전극의 우단부에서 'ㄷ'자 모양을 가질 수 있다.
- <33> 이와 같이, 본 발명에 따른 어레이 기판에서는 드레인 전극 상부의 보호층을 패터닝하여 드레인 전극 우단부의 상면과 측면을 동시에 드러내도록 형성하고, 화소 전극을 형성하여 화소 전극이 드레인 전극과 평면 및 측면 접촉하도록 함으로써 화소 전극과 드레인 전극 간의 단선을 방지할 수 있다.
- <34> 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 어레이 기판 및 그 제조 방법에 대하여 상세히 설명한다.

- <35> 도 3은 본 발명에 따른 액정 표시 장치용 어레이 기판에 대한 평면도이고, 도 4는 도 3에서 IV-IV선을 따라 자른 단면도이다.
- <36> 도 3 및 도 4에 도시한 바와 같이, 유리wa와 같이 투명한 절연 기판(110) 위에 가로 방향을 가지는 게이트 배선(121)과 게이트 배선(121)에서 연장된 게이트 전극(122)이 형성되어 있다.
- <37> 게이트 배선(121)과 게이트 전극(122) 상부에는 실리콘 질화막(SiN_x)이나 실리콘 산화막(SiO_2)으로 이루어진 게이트 절연막(130)이 형성되어 있으며, 그 위에 액티브층(141)과 오믹 콘택층(151, 152)이 순차적으로 형성되어 있다.
- <38> 오믹 콘택층(151, 152) 위에는 게이트 배선(121)과 직교하는 데이터 배선(161), 데이터 배선(161)에서 연장된 소스 전극(162), 게이트 전극(122)을 중심으로 소스 전극(162)과 마주 대하고 있는 드레인 전극(163) 및 게이트 배선(121)과 중첩하는 캐패시터 전극(165)이 형성되어 있다.
- <39> 데이터 배선(161)과 소스 및 드레인 전극(162, 163), 그리고 캐패시터 전극(165)은 보호층(170)으로 덮여 있으며, 보호층(170)은 드레인 전극(163)과 캐패시터 전극(165)을 각각 드러내는 제 1 및 제 2 콘택홀(171, 172)을 가진다. 이때, 제 1 콘택홀(171)은 드레인 전극(163)의 우단부의 상면과 측면을 동시에 드러내며, 드레인 전극(163)의 우측면에 접한 부분은 보호층(170) 뿐만 아니라, 게이트 절연막(130)까지 제거되어 있다.
- <40> 게이트 배선(121)과 데이터 배선(161)이 교차하여 정의되는 화소 영역의 보호층(170) 상부에는 화소 전극(181)이 형성되어 있는데, 화소 전극(181)은 제 1

및 제 2 콘택홀(171, 172)을 통해 각각 드레인 전극(162) 및 캐패시터 전극(165)과 연결되어 있다. 여기서, 화소 전극(181)은 드레인 전극(162) 우단부의 평면 및 측면과도 접촉되어 있다.

<41> 한편, 화소 전극(181)과 연결되어 있는 캐패시터 전극(165)은 게이트 배선(121)과 함께 스토리지 캐패시터를 형성하는데, 캐패시터 전극(165)을 생략하여 화소 전극(181)과 게이트 배선(121)만으로 스토리지 캐패시터를 형성할 수도 있다.

<42> 도 5a 내지 도 5e는 이러한 액정 표시 장치용 어레이 기판의 제조 과정을 도시한 것으로, 도 3의 IV-IV선을 따라 자른 단면에 해당한다. 그러면, 도 5a 내지 도 5e를 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 어레이 기판의 제조 방법에 대하여 상세히 설명한다.

<43> 도 5a에 도시한 바와 같이, 기판(110) 상에 금속 물질을 증착하고 제 1 마스크를 이용하여 패터닝함으로써, 게이트 배선(121)과 게이트 전극(112)을 형성한다. 여기서, 금속 물질은 기판(110)과의 접착력이 우수하고 저항이 비교적 작은 물질로 형성하는 것이 좋다.

<44> 다음, 도 5b에 도시한 바와 같이 게이트 절연막(130), 비정질 실리콘, 불순물이 함유된 비정질 실리콘을 순차적으로 증착한 후, 제 2 마스크를 이용한 사진식각(photolithography) 공정으로 게이트 전극(122) 상부에 액티브층(141)과 불순물 반도체층(153)을 형성한다.

<45> 이어, 도 5c에 도시한 바와 같이 금속층을 증착하고 제 3 마스크를 이용하여 패터닝함으로써, 데이터 배선(도 3의 161)과 소스 전극(162), 드레인 전극(163) 및 캐패시터 전극(165)을 형성하고, 소스 전극(162)과 드레인 전극(163) 사이에 드러난 불순물 반도체층(153)을 식각하여 오믹 콘택층(151, 152)을 완성한다.

<46> 다음, 도 5d에 도시한 바와 같이 실리콘 질화막이나 실리콘 산화막 또는 유기 절연막으로 보호층(170)을 증착하고 제 4 마스크를 이용하여 보호층(170)을 패터닝함으로써, 드레인 전극(163)과 캐패시터 전극(165)을 각각 드러내는 제 1 및 제 2 콘택홀(171, 172)을 형성한다. 여기서, 제 1 콘택홀(171)은 드레인 전극(163)의 우단부를 드러내는데, 드레인 전극(163) 우단부의 상면뿐 아니라 측면까지 드러내며, 보호층(170)과 게이트 절연막(130)은 식각 선택비가 거의 없기 때문에, 드레인 전극(163)의 우측면에 인접한 부분에서는 게이트 절연막(130)까지 식각되어 그 하부의 기판(110)이 드러난다. 이때, 제 1 콘택홀(171)은 드레인 전극의 우단부를 전면적으로 노출시킬 수도 있다.

<47> 다음, 도 5e에 도시한 바와 같이 ITO와 같은 투명 도전 물질을 증착하고 제 5 마스크를 이용하여 패터닝함으로써, 제 1 및 제 2 콘택홀(171, 172)을 통해 드레인 전극(163) 및 캐패시터 전극(165)과 접촉하는 화소 전극(181)을 형성한다.

<48> 여기서, 화소 전극(181)은 드레인 전극(163) 우단부의 평면 및 측면과도 접촉하게 되어 식각에 의한 단선을 방지할 수 있다.

- <49> 또한, 드레인 전극(165)의 우단부를 노출시켜 화소 전극(181)과 접촉시키므로 드레인 전극(165)의 크기를 종래에 비해 감소시킬 수 있어, 개구율이 향상된다.
- <50> 그런데, 이와 같이 5장의 마스크를 이용한 사진 식각 공정으로 어레이 기판을 제조할 경우, 사진 식각 공정에는 세정, 감광막 도포, 노광 및 현상, 식각 등 여러 공정을 수반하고 있기 때문에 제조 시간이 길고 제조 비용이 큰 문제가 있다. 따라서, 마스크 수를 줄여 어레이 기판을 제조하는 것이 바람직하다.
- <51> 이러한 본 발명의 제 2 실시예에 대하여 도 6 및 도 7에 도시하였는데, 도 6은 본 발명의 제 2 실시예에 따른 액정 표시 장치용 어레이 기판의 평면도이고, 도 7은 도 6에서 VII-VII선을 따라 자른 단면도이다.
- <52> 도 6 및 도 7에 도시한 바와 같이, 기판(210) 위에 일 방향의 게이트 배선(221)과 게이트 배선(221)에서 연장된 게이트 전극(222)이 형성되어 있다.
- <53> 게이트 배선(221) 상부에는 게이트 절연막(230)이 형성되어 게이트 배선(221) 및 게이트 전극(222)을 덮고 있다.
- <54> 이어, 게이트 절연막(230) 위에는 반도체층(241, 245)이 형성되어 있고, 그 위에 오믹 콘택층(251, 252, 255)이 형성되어 있다. 여기서, 게이트 전극(222) 상부의 반도체층(241)은 박막 트랜지스터의 액티브층이 된다.
- <55> 오믹 콘택층(251, 252, 255) 위에는 데이터 배선(261)과 소스 및 드레인 전극(262, 263), 그리고 캐패시터 전극(265)이 형성되어 있다. 데이터 배선(261)은 게이트 배선(221)과 직교하여 화소 영역을 정의하고, 소스 전극(262)은 데이터

배선(261)에서 연장되어 있으며, 드레인 전극(263)은 소스 전극(262)과 분리되어 게이트 전극(222)을 중심으로 소스 전극(262)과 마주 대하고 있다. 캐패시터 전극(265)은 게이트 배선(221)과 일부 중첩하여 게이트 배선(221)과 함께 스토리지 캐패시터를 형성한다.

<56> 여기서, 오믹 콘택층(251, 252)은 데이터 배선(261), 그리고 소스 및 드레인 전극(262, 263)과 같은 모양을 가지며, 반도체층(241)은 소스 및 드레인 전극(262, 263) 사이 즉, 박막 트랜지스터의 채널에 해당하는 부분을 제외하고 데이터 배선(261), 소스 및 드레인 전극(262, 263)과 같은 모양을 가진다.

<57> 다음, 데이터 배선(261)과 소스 및 드레인 전극(262, 263), 그리고 캐패시터 전극(265) 상부에는 보호층(271, 272)이 각각 형성되어 이들을 덮고 있으며, 제 2 보호층(272)은 캐패시터 전극(265)을 드러내는 콘택홀(273)을 가진다. 여기서, 제 1 보호층(271)은 소스 및 드레인 전극(262, 263)과 데이터 배선(261)의 일부를 덮고 있는데, 드레인 전극(263) 부분에서는 'ㄷ'자 형상으로 이루어져 드레인 전극(263)의 우단부를 드러낸다.

<58> 다음, 화소 영역에는 ITO와 같은 투명 도전 물질로 이루어진 화소 전극(281)이 형성되어 있는데, 화소 전극(281)은 드레인 전극(263) 및 캐패시터 전극(265)과 연결되어 있다. 이때, 화소 전극(281)은 드레인 전극(263)과 평면 및 측면 접촉하며, 캐패시터 전극(265)과는 콘택홀(273)을 통해 접촉한다.

<59> 본 발명의 제 2 실시예에서도 앞선 제 1 실시예와 마찬가지로 캐패시터 전극(265)을 생략하고, 화소 전극(281)과 게이트 배선(221)만으로 스토리지 캐패시터를 형성할 수 있다.

- <60> 또한, 여기서는 캐패시터 전극(265) 상부에 제 2 보호층(272)이 형성되어 있는데, 제 2 보호층(272)은 생략할 수도 있으며, 이러한 경우 화소 전극(281)과 캐패시터 전극(265)은 직접 접촉이 된다.
- <61> 이하, 이러한 액정 표시 장치용 어레이 기판의 제조 과정에 대하여 도 8a 내지 도 8d를 참조하여 상세히 설명한다. 도 8a 내지 도 8b는 도 6에서 VII-VII선을 따라 자른 단면에 해당한다.
- <62> 먼저, 도 8a에 도시한 바와 같이 투명 기판(210) 위에 금속 물질을 증착하고 제 1 마스크를 이용하여 패터닝함으로써, 일 방향의 게이트 배선(221) 및 게이트 배선(221)에서 연장된 게이트 전극(222)을 형성한다.
- <63> 이어, 도 8b에 도시한 바와 같이 게이트 절연막(230)과 비정질 실리콘층 및 불순물로 도핑된 비정질 실리콘층을 차례로 증착하고 금속층을 스퍼터링과 같은 방법으로 증착한 후, 제 2 마스크를 이용한 사진 식각 공정으로 패터닝하여 데이터 배선(도 6의 261)과 소스 및 드레인 전극(262, 263), 캐패시터 전극(265), 그리고 오믹 콘택층(251, 252, 255) 및 반도체층(241, 245)을 형성한다.
- <64> 이때, 제 2 마스크는 소스 및 드레인 전극(262, 263) 사이에 대응하는 부분에 다수의 슬릿과 같은 미세한 패턴이 형성되어 있어, 회절 노광을 이용하여 한번의 식각 공정으로 여러 층의 막을 한꺼번에 식각함으로써 마스크 수를 감소시킬 수 있다.
- <65> 다음, 도 8c에 도시한 바와 같이 실리콘 질화막이나 실리콘 산화막 또는 유기 절연막을 증착한 다음, 제 3 마스크를 이용한 사진 식각 공정으로 패터닝하여

보호층(271, 273)을 형성한다. 제 1 보호층(271)은 소스 및 드레인 전극(262, 263)과 데이터 배선(261)의 일부를 덮고 있으며, 드레인 전극(263)의 우단부에서는 'ㄷ'자 형상으로 이루어져 드레인 전극(263) 우단부의 평면 및 측면을 드러낸다. 여기서는 드레인 전극(263) 우단부를 일부만 드러내고 있으나, 완전히 드러내도록 형성할 수도 있다. 이러한 경우 제 1 보호층(271)의 오른쪽 부분은 'ㄷ'자 형상으로 이루어지지 않을 수도 있다. 한편, 제 2 보호층(272) 형성시 캐패시터 전극(265)을 드러내는 콘택홀(273)도 함께 형성된다.

<66> 앞서 언급한 바와 같이 제 2 보호층(272) 및 콘택홀(273)은 생략할 수도 있다.

<67> 이어, 도 8d에 도시한 바와 같이 IT0와 같은 투명 도전 물질을 증착하고 제 4 마스크를 이용한 사진 식각 공정으로 화소 전극(281)을 형성하는데, 화소 전극(281)은 제 1 보호층(271)으로 덮이지 않고 드러난 드레인 전극(263)과 연결되고, 제 2 콘택홀(273)을 통해 캐패시터 전극(265)과도 연결된다. 이때, 화소 전극(281)은 드레인 전극(263)의 우단부와 평면 및 측면 접촉한다.

<68> 이와 같이, 본 발명의 제 2 실시예에서는 액정 표시 장치용 어레이 기판을 4장의 마스크를 이용하여 제조함으로써 제조 공정을 감소시킬 수 있다.

<69> 본 발명의 제 2 실시예에서는 보호층을 화소 영역에서 모두 제거하였으나, 앞선 제 1 실시예에서와 같이 보호층이 기판 전면에 형성되도록 하고, 보호층에 드레인 전극의 우단부를 드러내는 콘택홀을 형성할 수도 있다.

<70> 본 발명은 상기한 실시예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가능하다.

【발명의 효과】

<71> 본 발명에 따른 어레이 기판에서는 드레인 전극 상부의 보호층을 패터닝하여 드레인 전극 우단부의 상면과 측면을 동시에 드러내도록 형성하고, 화소 전극을 형성하여 화소 전극이 드레인 전극과 평면 및 측면 접촉하도록 함으로써 화소 전극과 드레인 전극 간의 단선을 방지할 수 있다.

<72> 또한, 본 발명에서는 어레이 기판을 4장의 마스크로 제조하면서, 드레인 전극의 우단부 상에 위치하는 보호층 부분을 'ㄷ'자 모양으로 형성하여 제조 비용을 감소시키면서 화소 전극과 드레인 전극 간의 단선을 방지할 수 있다.

【특허청구범위】**【청구항 1】**

절연 기판;

상기 기판 상에 형성되어 있으며, 서로 교차하여 화소 영역을 정의하는 다수의 게이트 배선과 데이터 배선;

상기 게이트 배선 및 데이터 배선과 전기적으로 연결되어 있으며, 게이트 전극과 소스 전극 및 드레인 전극으로 이루어진 다수의 박막 트랜지스터;

상기 게이트 배선과 데이터 배선 및 박막 트랜지스터를 덮고 있으며, 상기 드레인 전극의 우단부의 상면 및 측면을 드러내는 콘택홀을 가지는 보호층;

상기 화소 영역에 형성되어 있으며 상기 콘택홀을 통해 상기 드레인 전극과 평면 및 측면 접촉하는 화소 전극

을 포함하는 액정 표시 장치용 어레이 기판.

【청구항 2】

제 1 항에 있어서,

상기 박막 트랜지스터는 반도체층을 더 포함하며, 상기 반도체층은 상기 소스 및 드레인 전극 사이를 제외하고 상기 데이터 배선, 상기 소스 및 드레인 전극과 같은 모양으로 이루어진 액정 표시 장치용 어레이 기판.

【청구항 3】

기판;

상기 기판 위에 일 방향을 가지는 다수의 게이트 배선과 상기 게이트 배선에 연결되어 있는 게이트 전극;

상기 게이트 배선과 상기 게이트 전극 상부에 형성되어 있는 게이트 절연막;

상기 게이트 절연막 상부에 형성되어 있는 반도체층;

상기 반도체층 상부에 형성되어 있는 오믹 콘택층;

상기 오믹 콘택층 상부에 형성되어 있고, 상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선, 상기 데이터 배선에서 연장된 소스 전극 및 상기 소스 전극 맞은편에 위치하는 드레인 전극;

상기 데이터 배선과 및 상기 게이트 배선의 교차 부분과 상기 소스 및 드레인 전극을 덮고 있으며, 상기 드레인 전극의 우단부에서는 'ㄷ'자 모양으로 이루어져 상기 드레인 전극의 상면 및 측면을 동시에 노출하는 보호층;

상기 화소 영역에 형성되어 있고, 상기 드레인 전극과 연결되어 있는 화소 전극

을 포함하며,

상기 오믹 콘택층은 상기 데이터 배선, 상기 소스 및 드레인 전극과 같은 모양을 가지며, 상기 반도체층은 상기 소스 및 드레인 전극 사이를 제외하고 상

기 데이터 배선, 그리고 상기 소스 및 드레인 전극과 동일한 모양으로 이루어진 액정 표시 장치용 어레이 기판.

【청구항 4】

기판을 구비하는 단계;

상기 기판 위에 게이트 배선과 게이트 전극을 형성하는 단계;

상기 게이트 배선 및 상기 게이트 전극 상부에 게이트 절연막을 형성하는 단계;

상기 게이트 전극 상부의 상기 게이트 절연막 위에 반도체층을 형성하는 단계;

상기 반도체층 위에 오믹 콘택층을 형성하는 단계;

상기 오믹 콘택층 위에 데이터 배선과 소스 전극 및 드레인 전극을 형성하는 단계;

상기 데이터 배선 상부에 절연막을 형성하고 패터닝하여, 상기 드레인 전극의 우단부의 상면 및 측면을 드러내는 콘택홀을 가지는 보호층을 형성하는 단계;

상기 보호층 상부에 투명 도전 물질을 증착하고 패터닝하여, 상기 콘택홀을 통해 상기 드레인 전극과 접촉하는 화소 전극을 형성하는 단계

를 포함하는 액정 표시 장치용 어레이 기판의 제조 방법.

【청구항 5】

제 4 항에 있어서,

상기 반도체층과 상기 오믹 콘택층, 상기 데이터 배선, 상기 소스 및 드레인 전극은 동일한 공정에서 형성되는 액정 표시 장치용 어레이 기판의 제조 방법.

【청구항 6】

기판을 구비하는 단계;

상기 기판 위에 금속 물질을 증착하고 제 1 마스크로 패터닝하여 게이트 배선과 게이트 전극을 형성하는 단계;

상기 게이트 배선 상부에 게이트 절연막, 비정질 실리콘층, 불순물 비정질 실리콘층 및 금속층을 순차적으로 증착하는 단계;

제 2 마스크로 상기 금속층과 상기 불순물 비정질 실리콘층 및 상기 비정질 실리콘층을 차례로 패터닝하여 반도체층과 오믹 콘택층, 데이터 배선, 그리고 소스 전극 및 드레인 전극을 형성하는 단계;

상기 데이터 배선 상부에 절연 물질을 증착하고, 제 3 마스크를 이용한 패터닝 공정으로 상기 데이터 배선 및 상기 게이트 배선의 교차 부분과 상기 소스 및 드레인 전극을 덮으며, 상기 드레인 전극 우단부의 상면 및 측면을 드러내는 보호층을 형성하는 단계;

상기 보호층 상부에 투명 도전 물질을 증착하고 제 4 마스크로 패터닝하여, 상기 드레인 전극과 접촉하는 화소 전극을 형성하는 단계

를 포함하는 액정 표시 장치용 어레이 기판의 제조 방법.

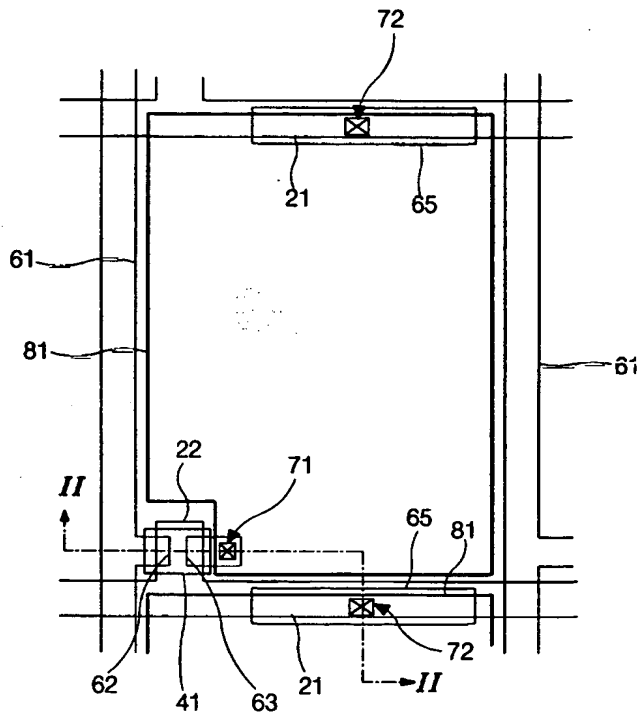
【청구항 7】

제 6 항에 있어서,

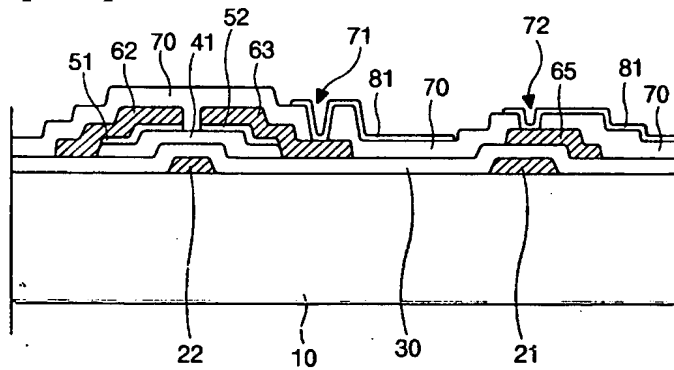
상기 보호층은 상기 드레인 전극의 우단부에서 'ㄷ'자 모양을 가지는 액정 표시 장치용 어레이 기판의 제조 방법.

【도면】

【도 1】

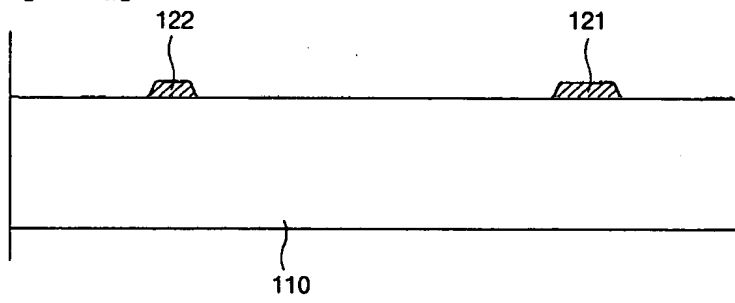


【도 2】

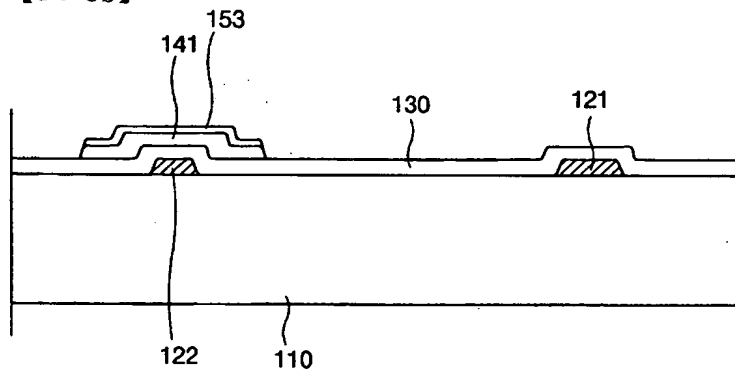


A cross-sectional view of a semiconductor device. The device consists of a substrate with a top surface. The top surface is divided into several regions by vertical lines. The regions are labeled with reference numerals: 170, 151, 162, 141, 152, 163, 171, 181, 170, 172, 165, 181, and 170. The substrate is labeled with 130, 122, 110, 130, and 121. The top surface features a series of steps and a central recessed area. The regions 151, 162, 141, 152, 163, 171, 172, 165, and 181 are filled with a hatched pattern, indicating a different material or layer. The regions 170 and 181 are shown as recessed areas. The substrate layers 130, 122, 110, 130, and 121 are shown as horizontal layers.

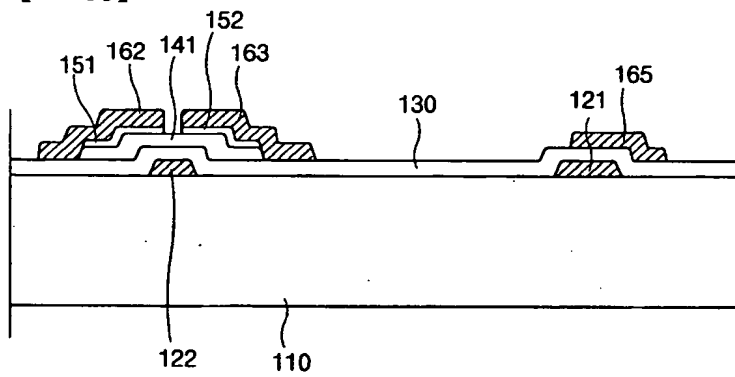
【도 5a】



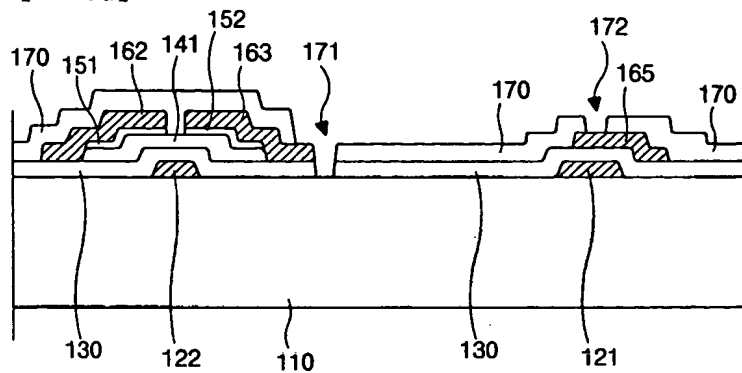
【도 5b】



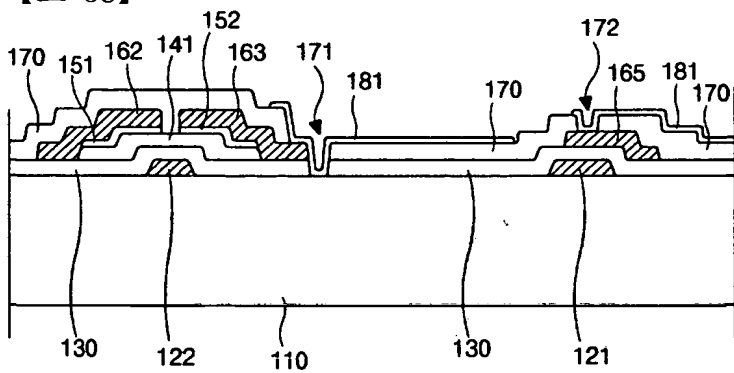
【도 5c】



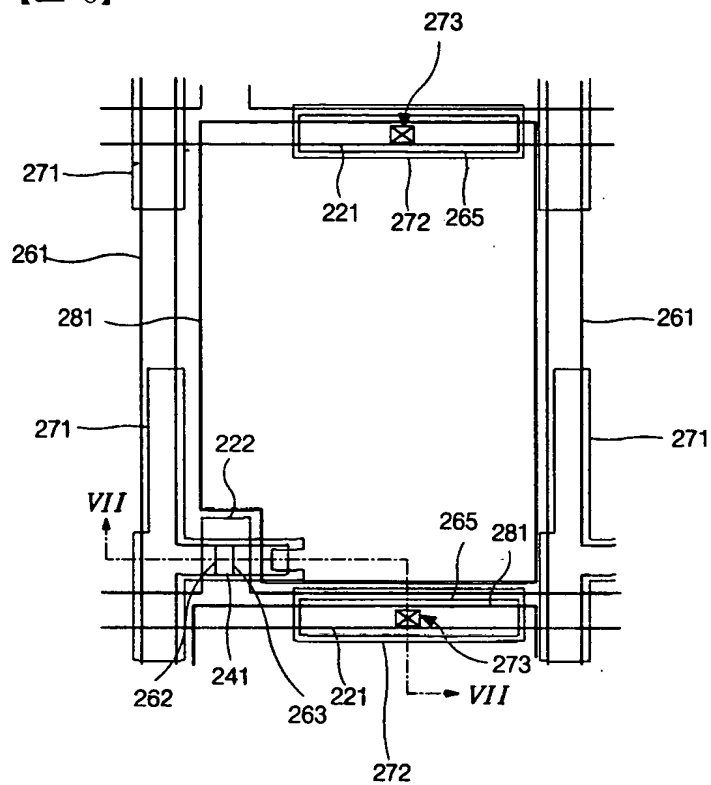
【도 5d】



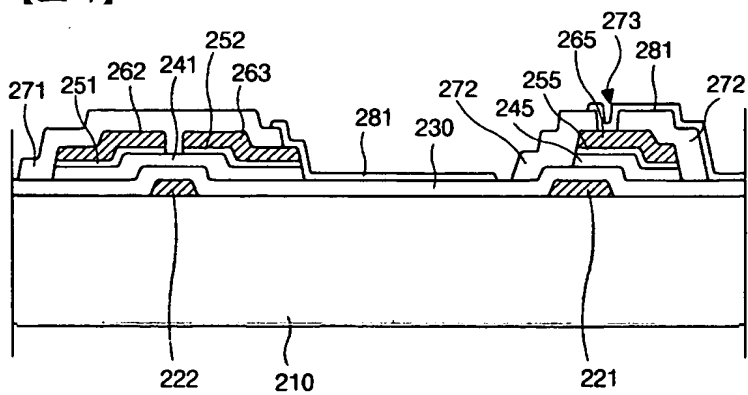
【도 5e】



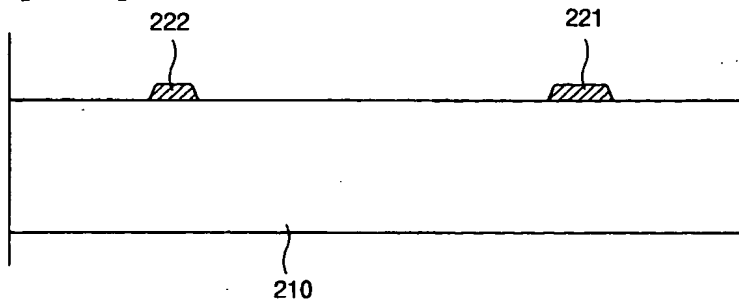
【도 6】



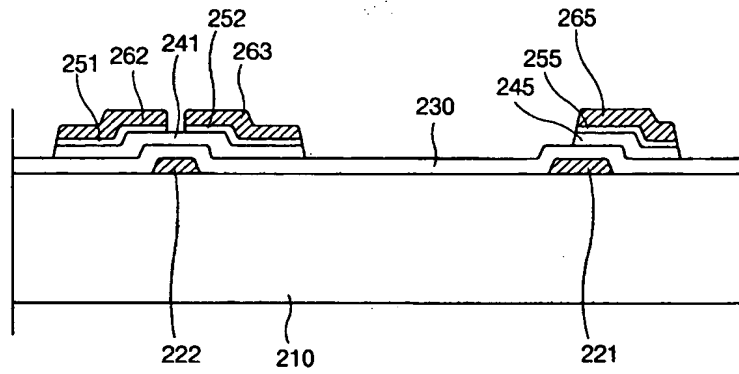
【도 7】



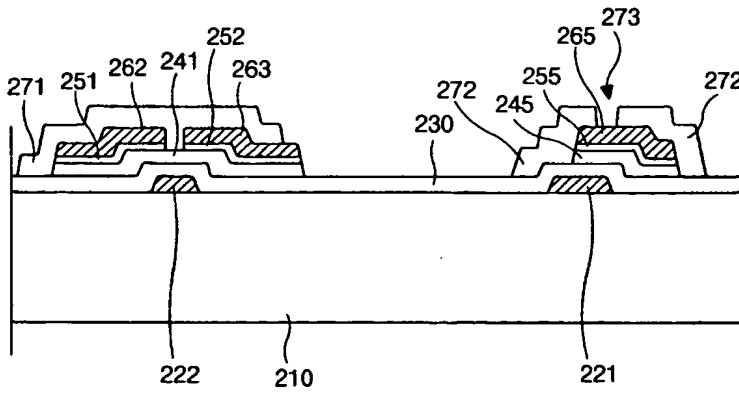
【도 8a】



【도 8b】



【도 8c】



【도 8d】

